

2025年度 核融合科学研究所スクーリング・ネットワーキング事業  
実施報告書

学生インターンシップ			
実施責任者	所属機関： [REDACTED]	学部学科等名・ 学年：修士2年	氏名： 小林 正陽 (こばやし せいよう)
実施責任者連絡先	電話： [REDACTED]	E-mail： [REDACTED]	
インターンシップ 派遣責任者	所属機関： [REDACTED]	職名及び本人との 関係： [REDACTED]	氏名： [REDACTED]
研修期間	2025年9月11日 ～ 2025年9月12日 (2日間)		
研修先機関及び 受入責任者	機関等名：総合研究大学院大学、核融合科学研究所(NIFS)、高エネルギー加速器研究機構(KEK) 受入責任者名：[REDACTED] E-mail：[REDACTED]		
得られた成果等 (行数は適宜増や してください)	<p>1. 本事業によって得られた成果のうち特筆すべき事項 フロントエンド回路、デジタル回路の基本4要素、組み合わせ回路、順序回路などの、デジタル回路の基礎を学ぶことができた。そのうえで、Verilog-HDLの記述方法、FPGA統合開発環境 Vivado の操作方法を学び、回路を設計して FPGA 回路の実機に実装するまでの一連の作業を実際に行い、この先自学で FPGA 回路設計を行えるだけの知識を身に着けることができた。</p> <p>2. その成果が核融合分野の人材育成に果たした(果たすと期待される)事項 本研修を受けた目的は、量子科学研究機構(QST)のJT-60SA装置における、トムソン散乱計測のリアルタイム解析用FPGA回路の開発を行うため、FPGA回路開発について学ぶことである。現在JT-60SAのトムソン散乱計測では、計測された生データをPCで吸い上げて解析を行っているが、これをFPGA回路に置き換えて処理を高速化することができれば、運転のリアルタイムフィードバック制御が可能となる。</p> <p>3. 研修先研究者(グループ)の熱意、態度、研究レベル等に関して参考となる事項 研修先の講師陣は熱意をもって、わかりやすく丁寧に指導して下さった。前年度までの実習で課題に上がった実習時間の確保のために、予習資料を配って時間を確保するとともに実習生の理解を促進させるなど、年度ごとに内容を工夫している様子が見られた。</p> <p>4. 今後改善すべき点について参考となる事項 特になし。</p>		

※ 次頁に続きます。

	<p>5. 本年度に引き続き次年度も同じ目的（あるいはそれに準ずる目的）で研修を計画している場合、本年度と異なる点及びその理由 次年度の同研修は計画していない。</p> <p>6. 研修の概要，特に重要な課題などについて 研修では、デジタル回路の基礎、Verilog-HDL の記述方法、についての講習を受けた後、FPGA 統合開発環境 Vivado と実機の FPGA（Xilinx 社 Artix-7 シリーズ）を用いた実習を行った。実習では HDL 入力、RTL 解析、機能シミュレーション、理論合成、配置、データ生成、FPGA へのダウンロードの一連の流れを、与えられた課題毎に行っていき、7セグメント LED に数字を表示するシステムの実装などを行った。</p>
インターンシップにおける単位認定状況	<input type="checkbox"/> 単位認定済 <input checked="" type="checkbox"/> 希望しなかった <input type="checkbox"/> 制度なし
備考	